

Contador Ascendente y descendente con 74192 FCHE 2011

1) En simulacion.

MAX-PLUS II Version 10.2 Help

Archivo Edición Herramientas Opciones Ayuda

Contenido Índice Ayuda Iniciar Glossary

74192 (Counter)

Macrofunctions

4-Bit Decade Up/Down Counter with Asynchronous Clear

Default Signal Levels: \overline{GND} --A, B, C, D, CLR
 \overline{VCC} --LDN, DN, UP

AHDL Function Prototype (port name and order also apply to Verilog HDL):

FUNCTION 74192 (clr, up, dn, ldn, d, c, b, a)
 RETURNS (qd, qc, qb, qa, con, bon);

Inputs									Outputs						Notes
CLR	UP	DN	LDN	D	C	B	A		QD	QC	QB	QA	CON	BON	
H	X	X	X	X	X	X	X	X	L	L	L	L	X	X	
L	X	X	L	d	c	b	a	d	c	b	a	X	X		
L	J	H	H	X	X	X	X		Count Up			H	H		
L	H	J	H	X	X	X	X		Count Down			H	H		
L	J	H	H	X	X	X	X	H	L	L	H	L	H	*	
L	H	J	H	X	X	X	X	L	L	L	L	H	L	*	
L	H	H	H	X	X	X	X		Hold Count		X	X	X		
L	J	J	H	X	X	X	X		Illegal		X	X	X		

Notes:
 * These conditions represent roll-over counter values. Previous values are not shown. Loading a value greater than 10 can result in unpredictable counter behavior.

See also:
[Counter Macrofunctions](#)
[Macrofunctions/LPM](#)
[Old-Style Macrofunctions \(by function\)](#)
[Unused Inputs to Primitives, Macrofunctions & Macrofunctions](#)

Informacion tecnica obtenida de la ayuda de altera, observese en este acercamiento como deben de conectarse para que cuente.

4-Bit Decade Up/Down Counter with Asynchronous Clear

Default Signal Levels: \overline{GND} --A, B, C, D, CLR
 \overline{VCC} --LDN, DN, UP

AHDL Function Prototype (port name and order also apply to Verilog HDL):

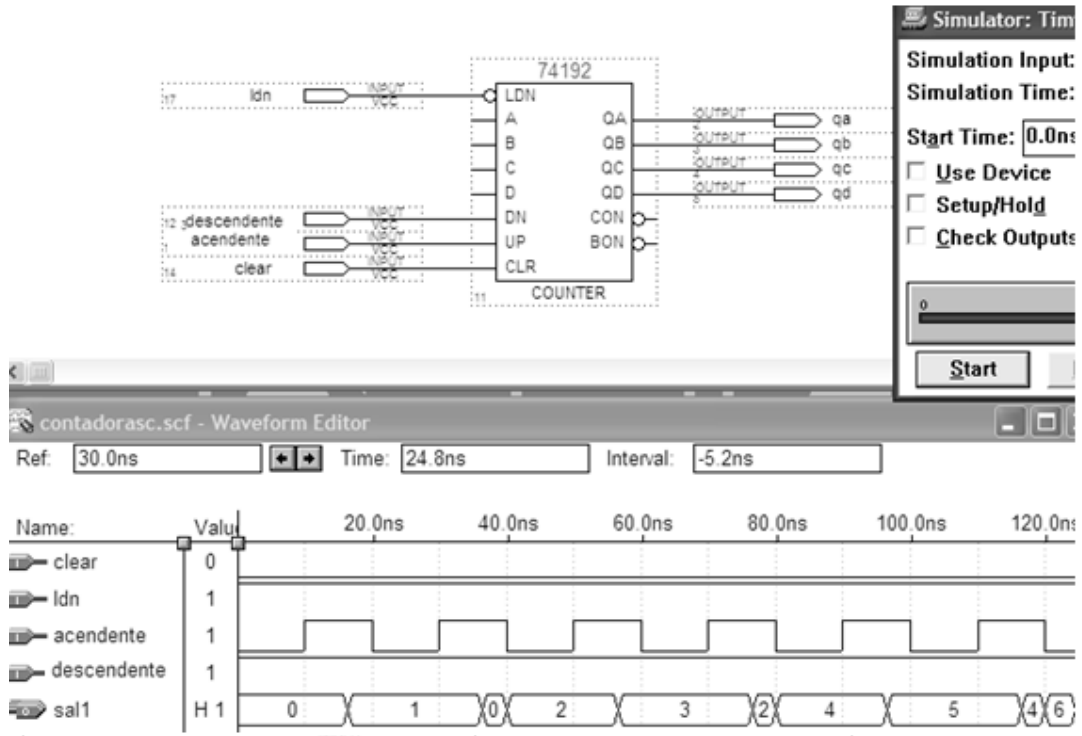
FUNCTION 74192 (clr, up, dn, ldn, d, c, b, a)
 RETURNS (qd, qc, qb, qa, con, bon);

Inputs									Outputs						Notes
CLR	UP	DN	LDN	D	C	B	A		QD	QC	QB	QA	CON	BON	
H	X	X	X	X	X	X	X	X	L	L	L	L	X	X	
L	X	X	L	d	c	b	a	d	c	b	a	X	X		
L	J	H	H	X	X	X	X		Count Up			H	H		
L	H	J	H	X	X	X	X		Count Down			H	H		
L	J	H	H	X	X	X	X	H	L	L	H	L	H	*	
L	H	J	H	X	X	X	X	L	L	L	L	H	L	*	
L	H	H	H	X	X	X	X		Hold Count		X	X	X		
L	J	J	H	X	X	X	X		Illegal		X	X	X		

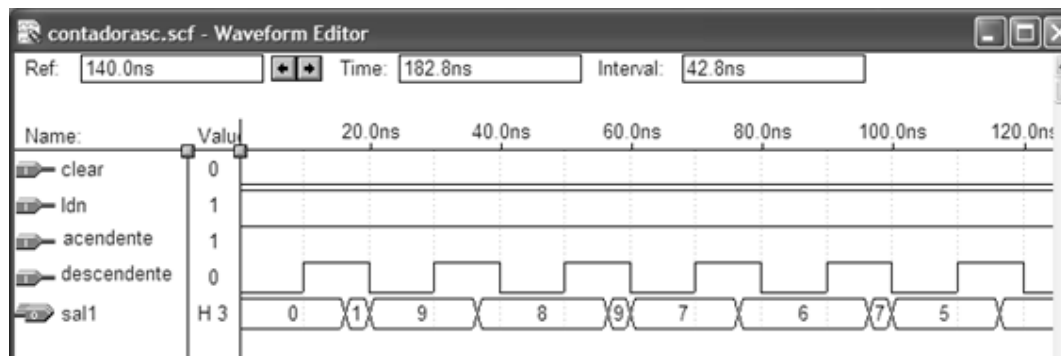
Notes:
 * These conditions represent roll-over counter values. Previous values are not shown. Loading a value greater behavior.

See also:
[Counter Macrofunctions](#)
[Macrofunctions/LPM](#)
[Old-Style Macrofunctions \(by function\)](#)
[Unused Inputs to Primitives, Macrofunctions & Macrofunctions](#)

Cuenta Ascendentemente con clear=0, ldn=1, Dn=1 y Up conectado el reloj



Cuenta Descendentemente con clear=0, ldn=1, Up=1 y Dn conectado al reloj

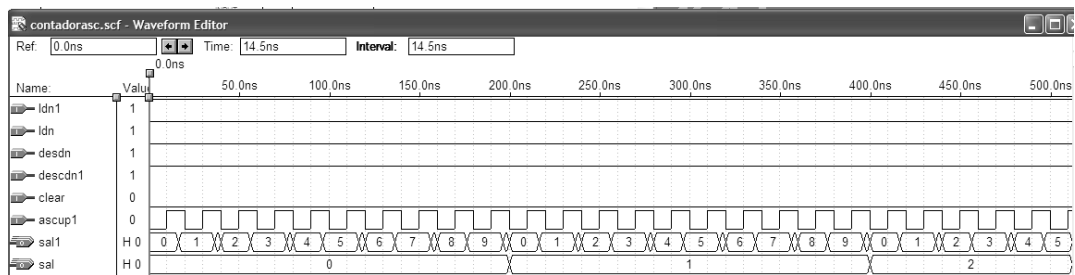
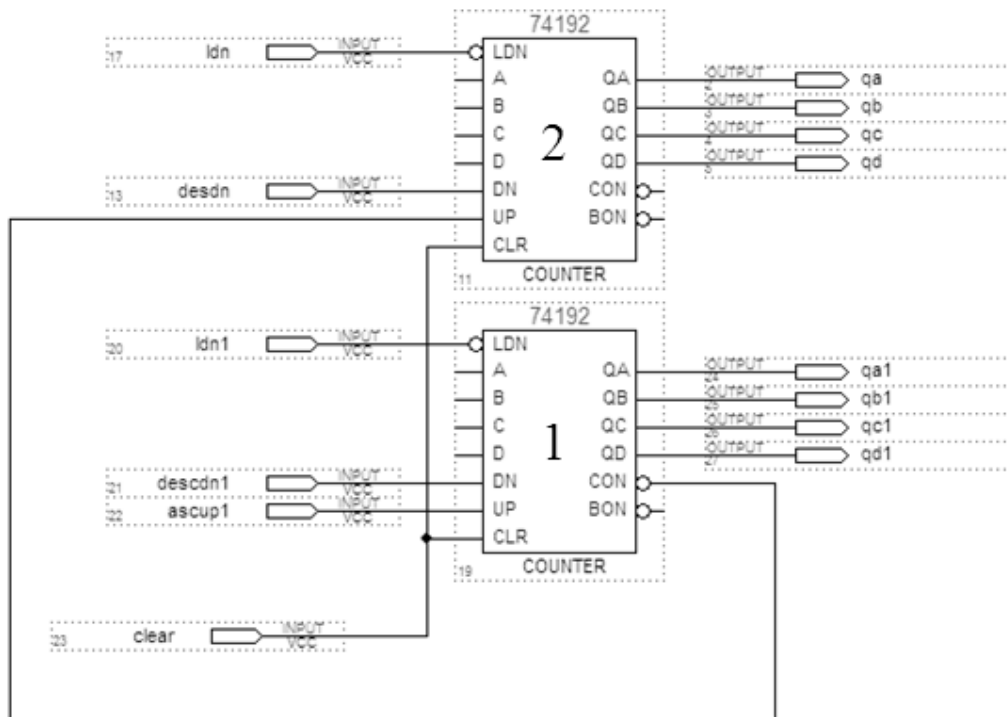


Dos chips 74192 conectados en cascada para producir min y seg.

Contadores ascendentes.

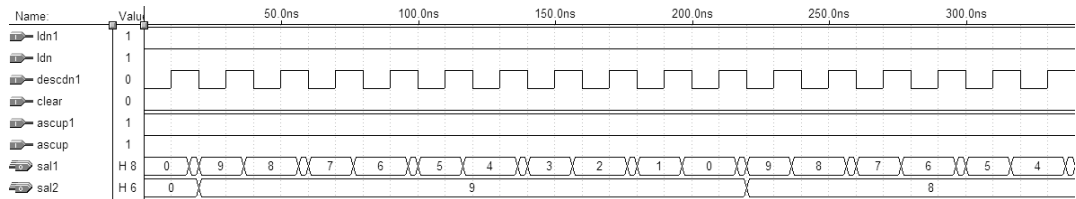
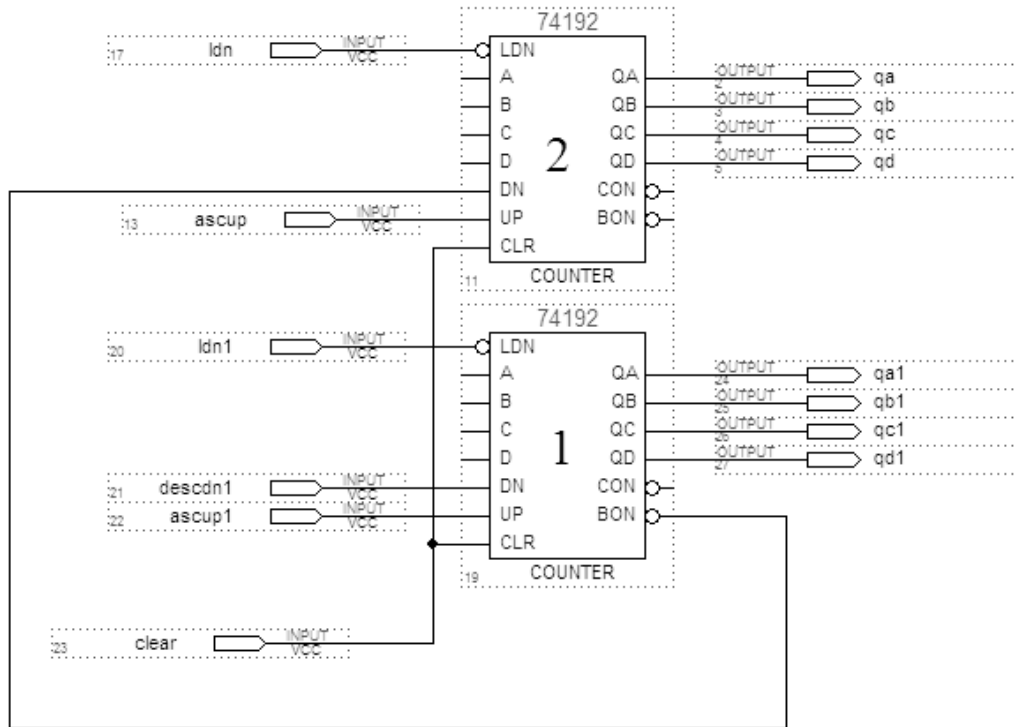
La salida "CON" del chip1 lo coloco a la entrada de "UP" del otro chip;

Los ldn, dn, dn1 =1, clear=0, y el "Up" del chip1 le coloco el reloj.

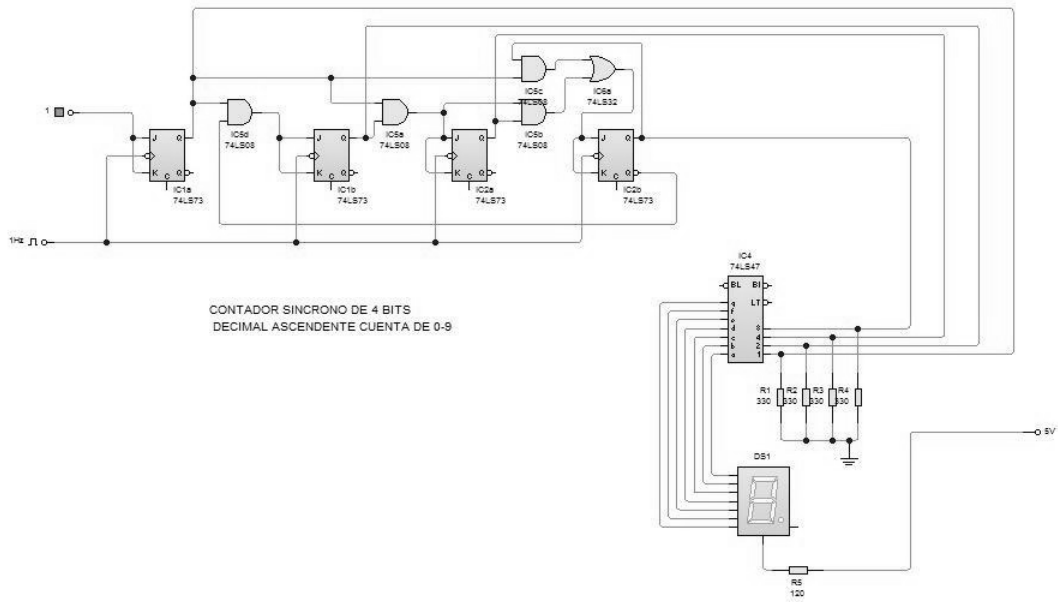


Contador Descendente de dos displays.

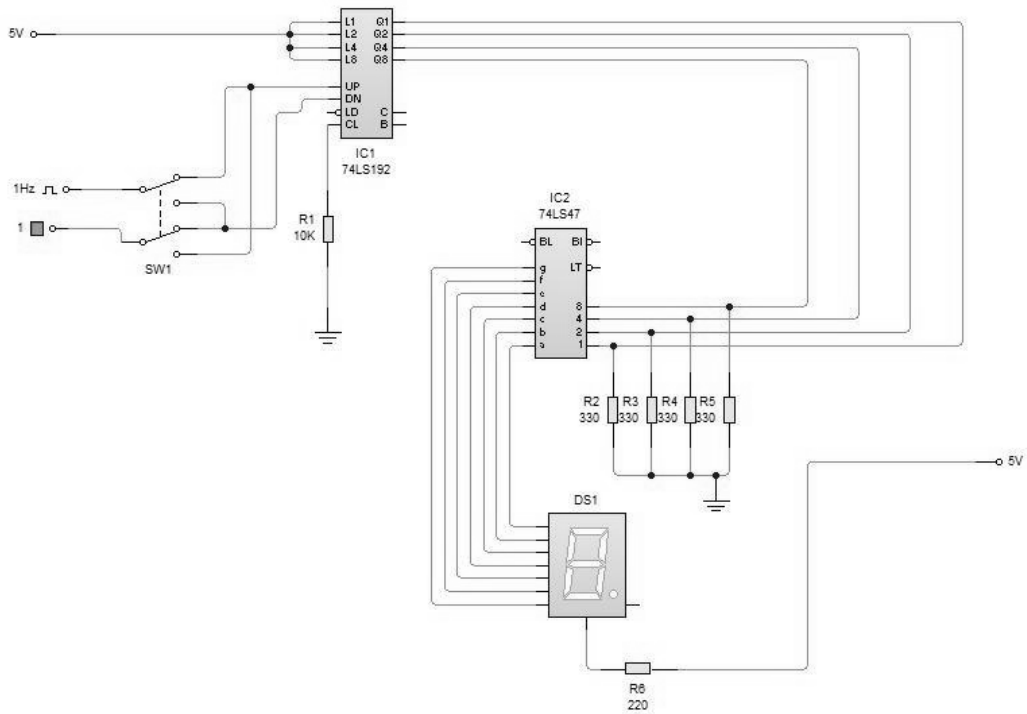
Coloco los Ldn y Up, Up1=1, clear=0, y la salida "BON" del chip1 al otro chip a la entrada de "dn", Dn1 le coloco el reloj



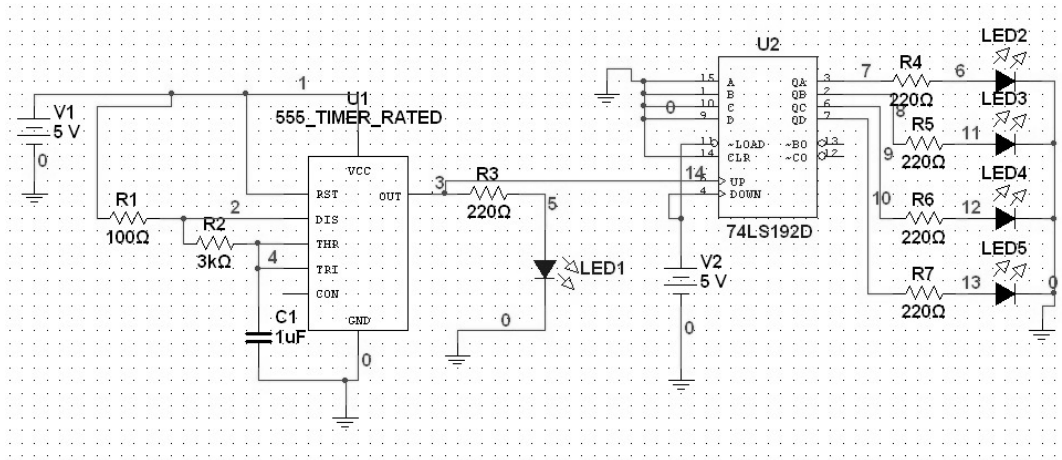
Archivos bajados del internet, solo sirven de referencia



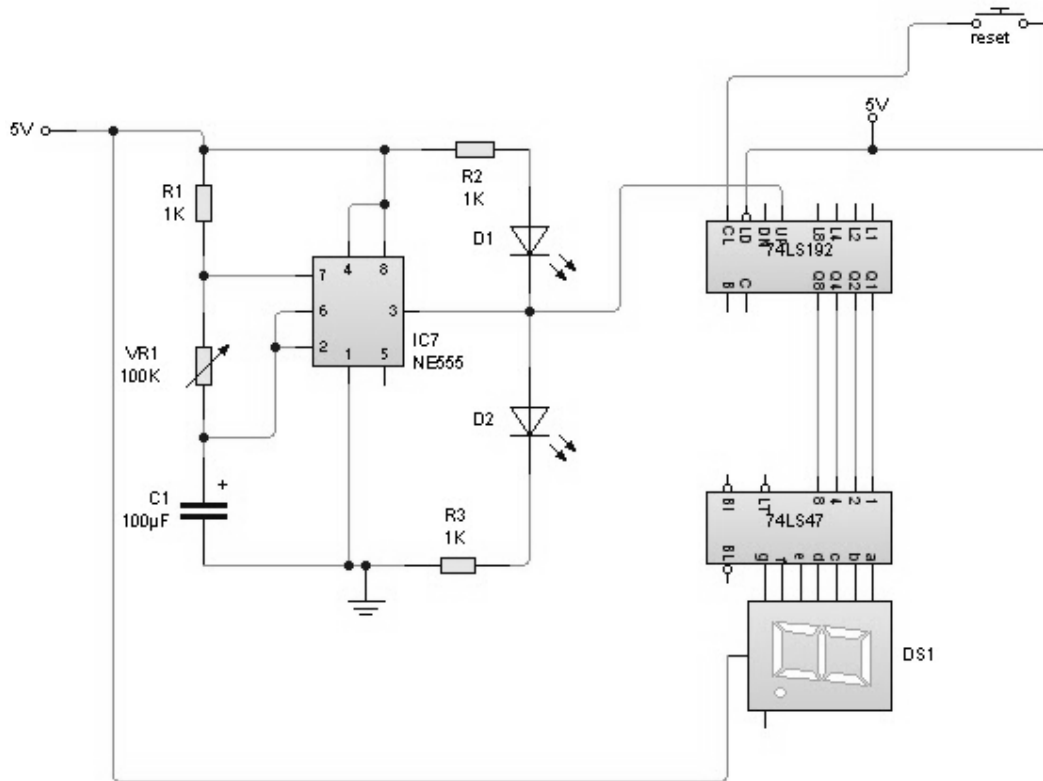
Contador ascendente y descendente de 0 a 9



contador 74192 con reloj 555 con leds

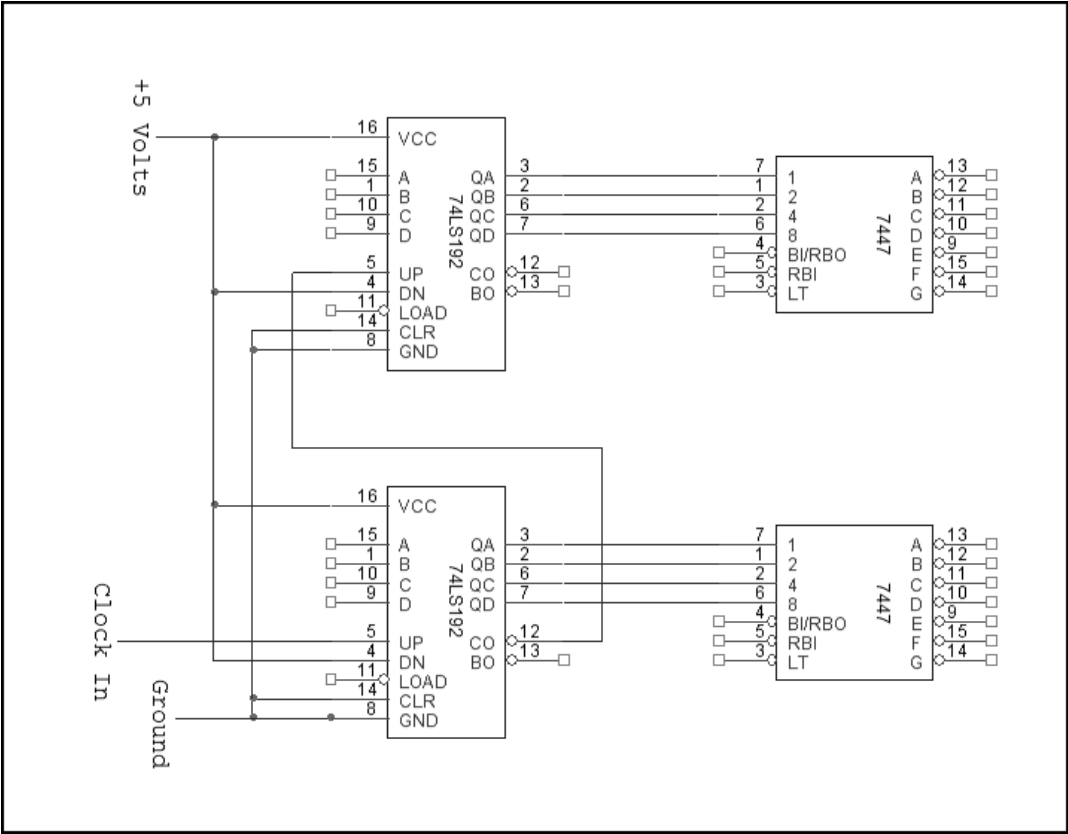


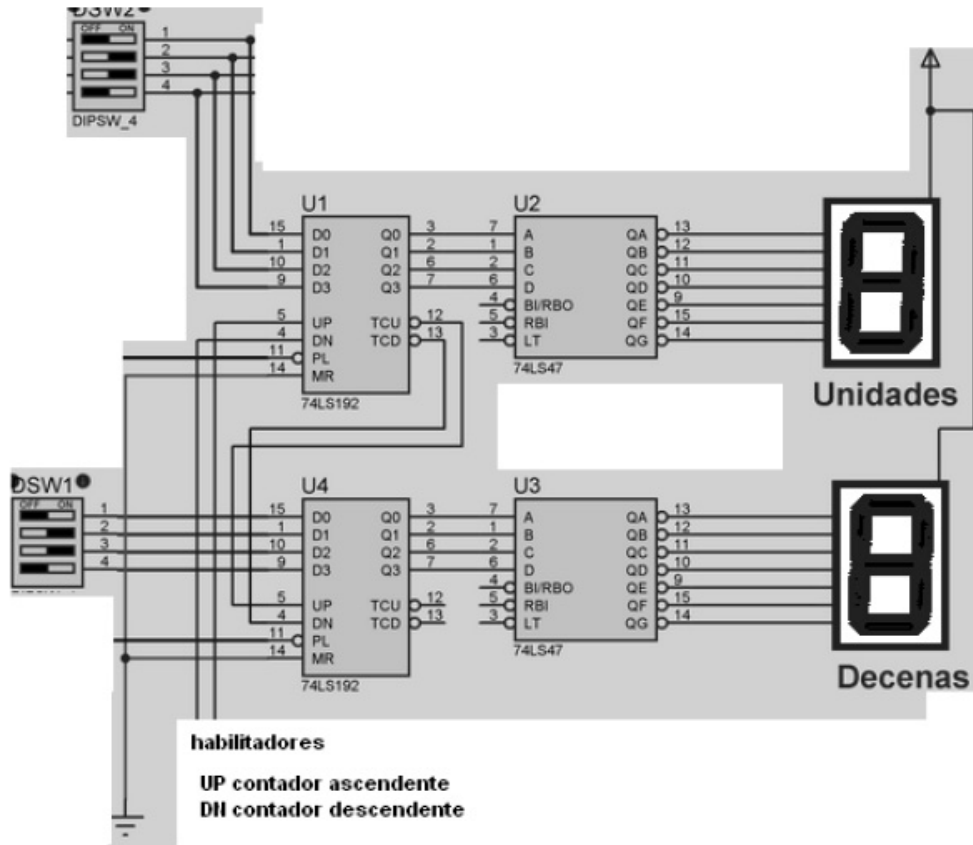
contador 74192 con reloj 555 con 7447 y un display



Contador con 74192 conectado al 7447. Un display

Contador Ascendente





<http://www.electro-tech-online.com/attachments/electronic-projects-design-ideas-reviews/23396d1225471726-help-score-board-74192-up-down.gif>

